1. 产品概述

VCE2755 是一款基于各向异性磁阻（AMR）技术，高度集成的旋转磁编码器芯片，它在一个小型封装内集成了 AMR 磁传感器和高精度 CMOS 处理电路，实现 14bit 分辨率平行于封装表面的平面 360°磁场角度检测。基于 AMR 在饱和工作模式下对磁场强度变化不敏感的优势，VCE2755 具备优异的抗震动和低温漂特性，适用于各种使用环境严苛的场合。由于使用了 SAR 结构的 ADC，VCE2755 磁编码器具备极低的信号延迟（<2μs），支持高达 18000rpm 的高转速，内置的校准算法能对传感器及电路的零偏、幅度和温度做实时补偿，并同时提供了不同角度信号的输出方式：SPI、SSI、ABZ、UVW 和 PWM，方便用户根据不同需求而选用，适用于各种典型的需要角度位置反馈和速度检测的应用场景。

2. 关键特性

关键技术	✓ 各向异性磁阻(AMR)技术 ✓ 特殊 ASIC 电路设计实现高转速旋转角度的精确测量
工作特性	✓ AMR、ASIC 集成于同一芯片封装 ✓ 基于 AMR 和霍尔技术，实现 0°~360°检测 ✓ 14bit 角度分辨率 ✓ 全温区精度：±0.3° ✓ 接口：SPI/SSI/ABZ/UVW/PWM ✓ 最大追踪转速：18000rpm ✓ 角度输出延迟：<2μs ✓ 宽电压范围：3V~5.5V ✓ 宽温度范围：-40°C~+125°C ✓ 弱磁场报警检测 ✓ 兼容轴心安装和偏心安装 ✓ 内置 MTP，可多次编程，无需高压编程端口

3. 应用领域

电机控制	✓ 典型应用有步进伺服电机、伺服电机、直流无刷电机
云台	✓ 典型应用有无人机、手持云台角度控制
机器人	✓ 典型应用有工业机器人臂、商用机器人旋转角度检测与控制

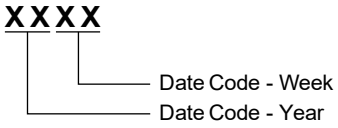
4. 封装/订购信息

订货代码	配置细节	封装	封装顶标	芯片包装
VCE2755S076	AB=1000，Z=4LSB，CW	SOIC-8	2755 XXXX	Tape and Reel, 4000
VCE2755S087	SPI 三线，CCW			
VCE2755S108	PWM=971.1Hz，CW			
VCE2755S121	AB=256，Z=1LSB，CW			
VCE2755S124	SPI 三线，AB=1024，Z=1LSB，CCW			
VCE2755S142	AB=250，Z=1LSB，CW			
VCE2755S152	SPI 三线，AB=256，Z=1LSB，CCW			
VCE2755S153	AB=1024，Z=4LSB，CCW			
VCE2755Q079	SPI 四线，AB=1000，Z=4LSB，CCW，带宽 BW0×4，迟滞 1LSB	TQFN-3×3-16JL	2755 XXXX	Tape and Reel, 4000
VCE2755Q102	SPI 四线，AB=1024，Z=4LSB，CCW，带宽 BW0×4，迟滞 1LSB			
VCE2755Q104	SPI 四线，CW			
VCE2755Q113	AB=1024，Z=1LSB，CW			
VCE2755Q134	AB=1000，Z=1LSB，CCW			

SGMICRO 定义“绿色环保”意味着无铅（完全兼容 RoHS 指令）和无卤素物质。如果您有其他需求或问题，请直接联系 SGMICRO 客服代表。

封装顶标

NOTE: XXXX = Date Code.



5. 管脚定义

5.1 VCE2755 SOIC-8 封装管脚定义

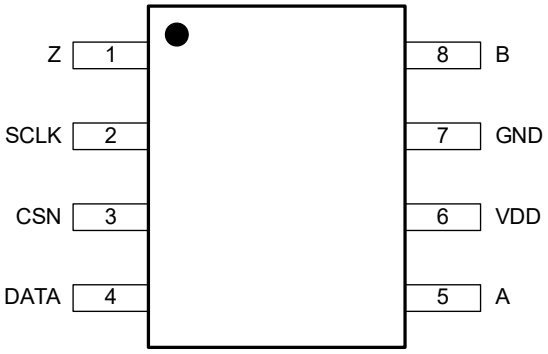


图 1：SOIC-8 封装模式 1 顶部透视图

表 1. SOIC-8 管脚说明

管脚号	不同模式下对应管脚功能			类型 [1]	描述
	模式 1	模式 2	模式 3		
1	Z	W	-	DO	Z/W 信号输出
2	SCLK			DI	SPI 时钟信号，内部上拉
3	CSN			DI	SPI 片选信号，内部上拉
4	DATA			DI/O	SPI 数据输入/输出
5	A	U	PWM	DO	A/U/PWM 信号输出
6	VDD			P	电源
7	GND			G	地
8	B	V	-	DO	B/V 信号输出

Note1：DI：数字输入, DO：数字输出, DI/O：数字输入输出, G:地, P：电源。

5.2 VCE2755 TQFN-3×3-16JL 封装管脚定义

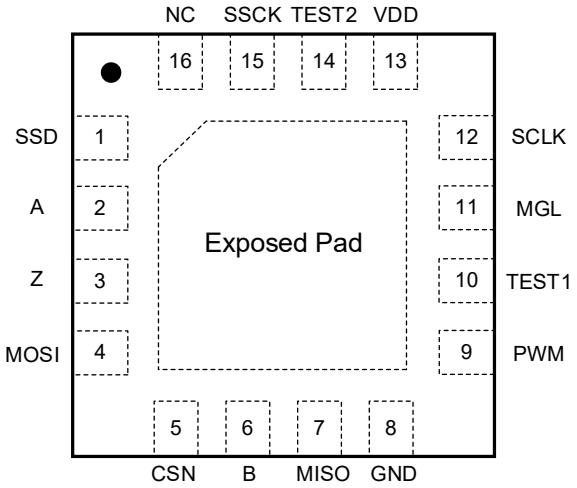


图 2：TQFN-3×3-16JL 封装模式 1 顶部透视图

表 2. TQFN-3×3-16JL 管脚说明

管脚号	不同模式下对应管脚功能				类型 [1]	描述
	模式 1	模式 2	模式 3	模式 4		
1	SSD (SSI)	SSD (SSI)	U	A-	DO	SSD(SSI)/U/A-数据输出
2	A	U	A	A+	DO	A/U/A+信号输出
3	Z	W	Z	Z+	DO	Z/W/Z+信号输出
4	MOSI (SPI 4-Wire) DATA (SPI 3-Wire)				DI/O	SPI 四线 MOSI；SPI 三线 DATA
5	CSN				DI	SPI 片选信号，内部上拉
6	B	V	B	B+	DO	B/V/B+信号输出
7	MISO (SPI 4-Wire)；NC (SPI 3-Wire)				DO	SPI 四线 MISO；SPI 三线 NC
8	GND				G	地
9	PWM	PWM	V	B-	DO	PWM/V/B-信号输出，PWM 内部上拉
10	TEST1				DI	仅用于生产测试，应用中保持悬空
11	MGL[2]	MGL[2]	W	Z-	DI	MGL[2]/W/Z-
12	SCLK				DI	SPI 时钟信号，内部上拉
13	VDD				P	电源
14	TEST2				DI	仅用于生产测试，应用中保持悬空
15	SSCK(SSI)				DI	SSI 接口时钟信号，内部下拉
16	NC				NC	NC
-	Exposed Pad				-	悬空或接地

Note1：DI：数字输入, DO：数字输出, DI/O：数字输入输出, G:地, P：电源。

Note2：弱磁场报警，磁场低时 MGL 输出高电平，磁场正常时 MGL 输出低电平。

6. 磁铁环境要求

VCE2755 可以安装在固定的平面，搭配与之平行的旋转磁铁来做旋转角度，速度和方向的测量。推荐采用 1 对极的径向充磁的圆柱形磁铁配合使用（如图 3），磁铁中心与芯片中心对齐，为正轴使用方式。AMR 磁阻传感器只要求一定的最弱磁场，没有最强磁场的限制。磁铁距离芯片表面越近，磁场越高。建议芯片离磁铁尽量近以保证最好效果。安装时由于安装误差的存在，磁铁中心与芯片中心有一定偏移量，会导致测量结果产生一定的角度误差。尤其对于直径较小的磁铁而言，安装偏移引起的角度误差更显著。因此，在安装空间满足的前提下，推荐尽量选用直径较大的磁铁以降低安装偏移引起的角度误差。

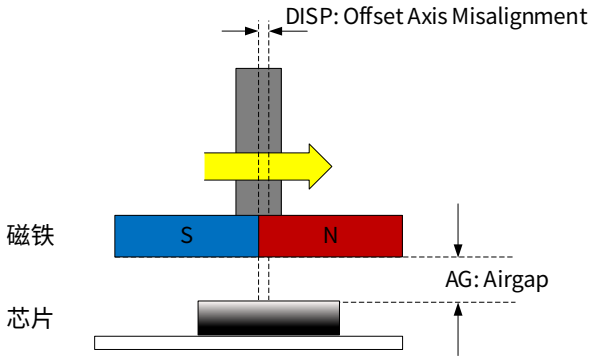


图 3：磁铁安装示意图

本产品选用圆柱形磁铁，径向充磁，具有 N/S 1 对磁极，建议参数如下表：

表 3. 外磁场参数

参数	描述	条件	最小值	典型值	最大值	单位
Airgap	间隙	磁铁距芯片表面的间距	-	-	3	mm
Offset	偏移量	磁铁中心距芯片中心的偏差	-	-	0.3	mm
Diameter	磁铁直径	1 对极磁铁，径向充磁	-	10	-	mm
Thickness	磁铁厚度	-	-	2.5	-	mm
H	工作磁场	芯片表面平行磁场	300	-	-	Gauss

7. 旋转方向定义及输出信号

磁铁安装于芯片正上方，磁铁中心与芯片中心对齐，顺时针旋转磁铁俯视图及输出数据随角度的变化如图 4，逆时针旋转磁铁俯视图及输出数据随角度的变化如图 5。

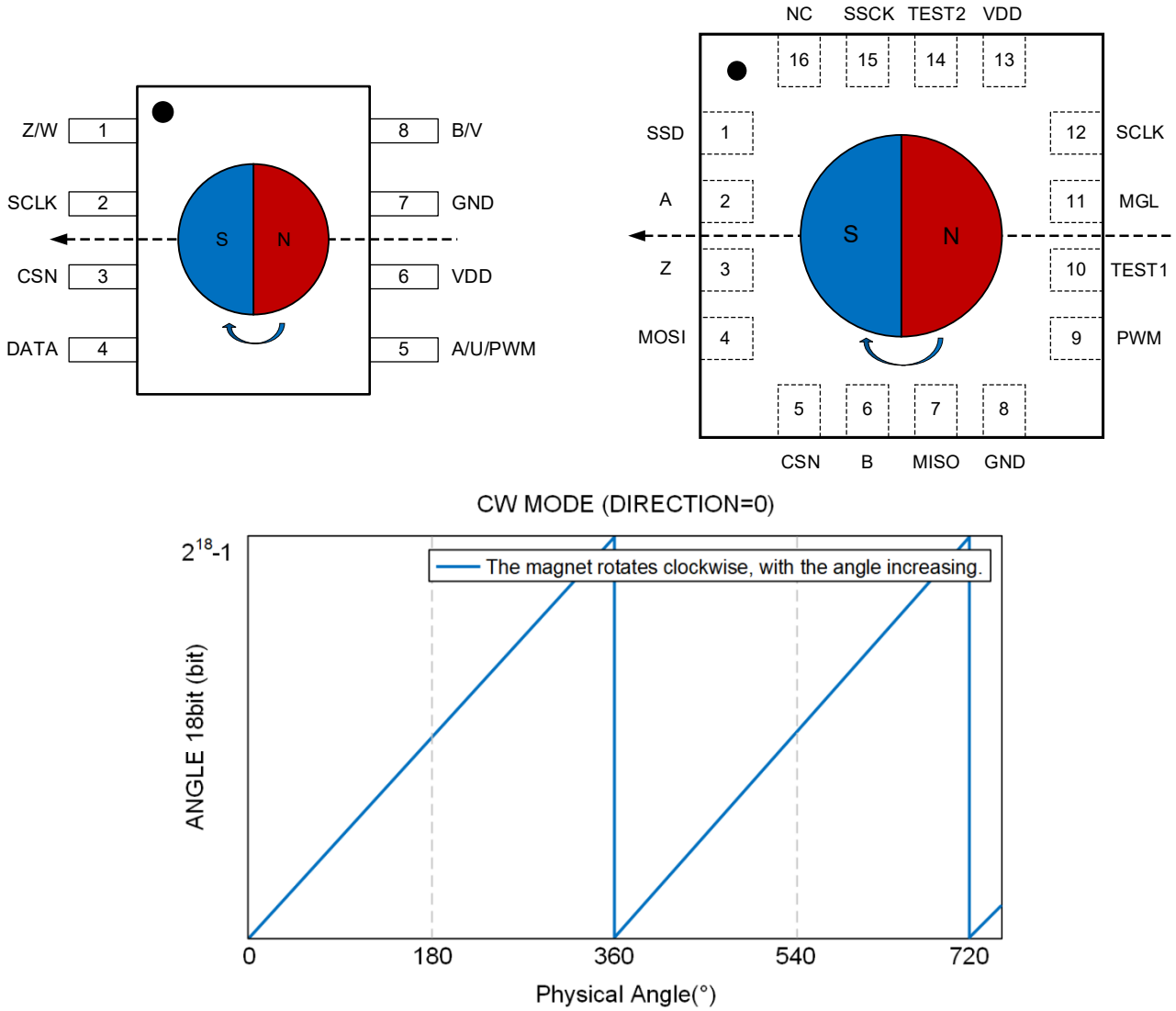


图 4：磁铁顺时针旋转，磁铁与芯片关系（俯视图）及角度输出图

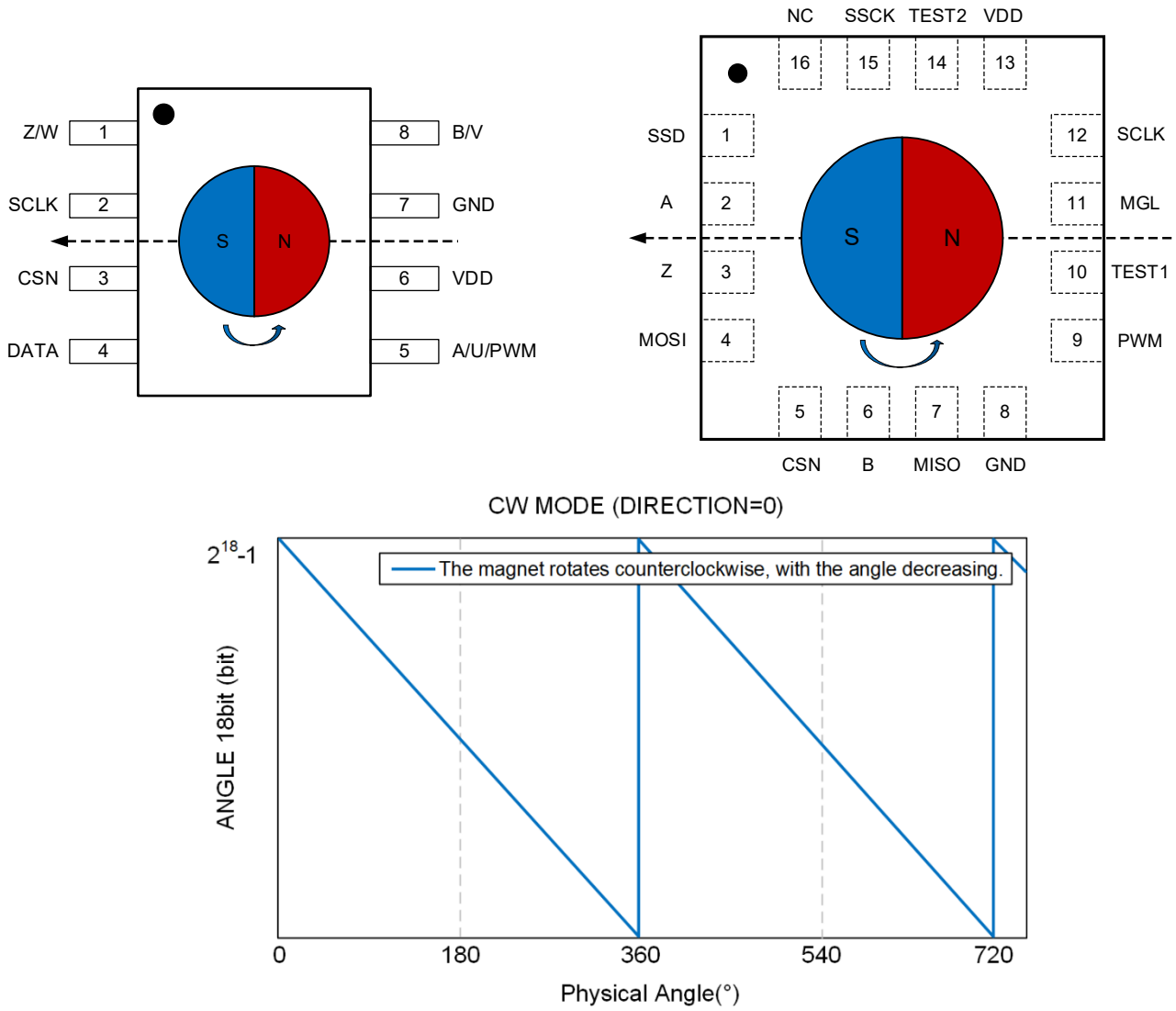


图 5：磁铁逆时针旋转，磁铁与芯片关系（俯视图）及角度输出图

8. 功能框图

VCE2755 包含有两路 AMR 磁传感器，提供随着磁场角度变化的正弦和余弦输出，信号通过放大和数字转换，连同 Hall 信号一起经过算法处理，得到 0～360°的角度信号，再通过各种接口输出。SAR 结构的 ADC 加上 Tracking Loop 滤波，保证非常低的信号延迟。MTP 存储各种模式的配置，补偿参数和外部电机的零位，可以多次改写。

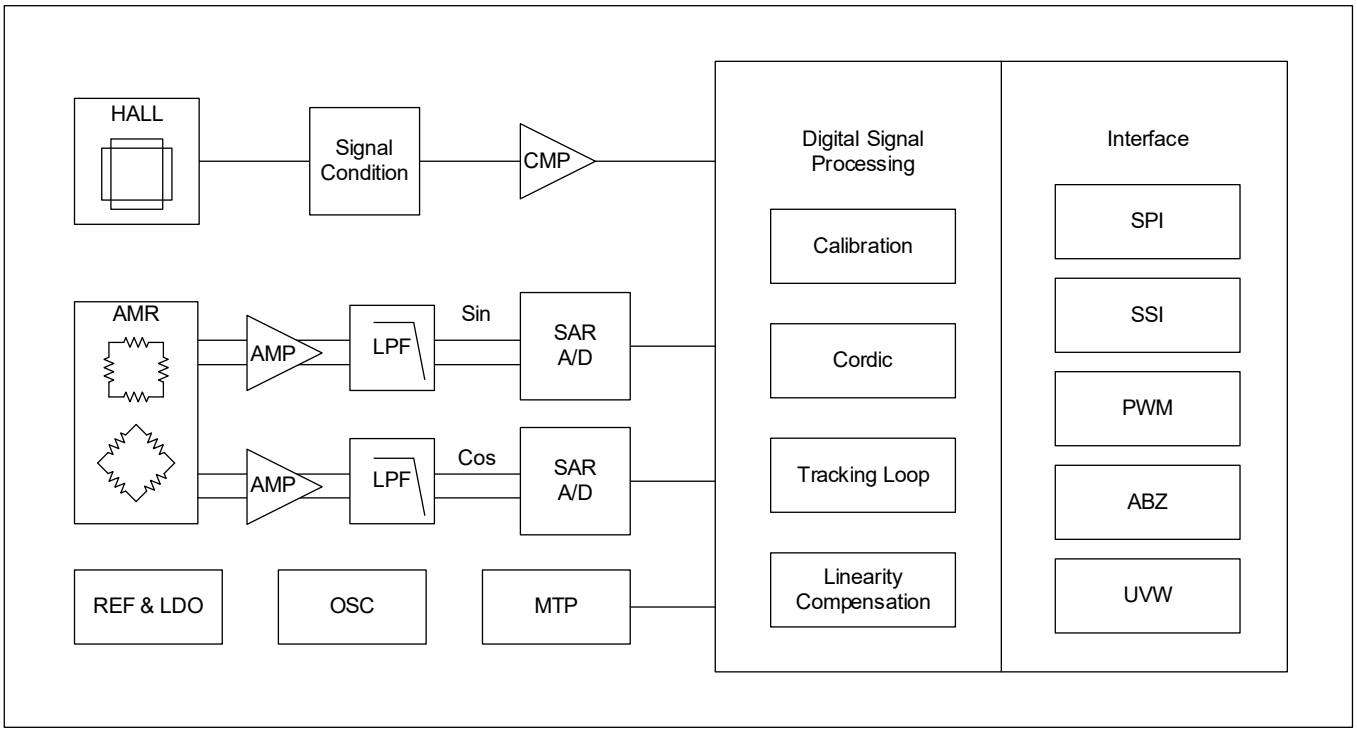


图 6：芯片功能框图

9. 极限参数

表 4. 极限参数 [1]

参数	符号/说明	最小值	最大值	单位
供电电压	V_{DD}	-0.5	6	V
存储温度	T_{STA}	-50	150	°C
工作温度	T_A	-40	125	°C
输出电流	数字 IO	-20	20	mA
ESD[2] (HBM)	V_{ESD} (HBM)	-8	+8	kV
	V_{ESD} (CDM)	-2	+2	kV
Latch Up	I_{LU}	-400	400	mA

Note1：超出上述绝对最大额定值不一定会导致器件永久性损坏，但不能以额定最值或是其他超出规格所示的条件，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

Note2：集成电路可能在不经意的条件下被 ESD 损坏。所有集成电路建议被妥善处理。不适当操作和错误的安装步骤会造成器件损害。ESD 损害会造成细微的性能退化甚至到完全损坏。由于参数的变化可导致设备不能满足其公布的规格和参数，精密集成电路会更容易受到损害。

10. 性能参数

表 5. 产品性能参数

参数	描述	条件	最小值	典型值	最大值	单位
V_{DD}	供电电压	-40°C≤T_A≤+125°C	3.0	3.3/5.0	5.5	V
I_{DD}	工作电流	-	-	10	-	mA
LSB	最小分辨率	角度有效位 14bit	-	0.022	-	°
INL	精度	全温区，不计安装偏差， 工作磁场大于 300Gs	-	±0.3	-	°
Speed	旋转速度	1 对磁极			18000	rpm
TN	瞬态噪声 [1]	+25°C，RMS	-	0.01	-	°
HYST	迟滞窗口	迟滞寄存器 HYST<2:0>配置为 010 时	-	0.022	-	°
t_{DELAY}	系统延时	真实延时，不加补偿的情况	-	2	-	μs
V_{POR}	上电复位	-	2.59	2.65	2.75	V
$V_{POR-HYST}$	POR 迟滞	-	-	0.15	-	V
$t_{POWER-UP}$	系统上电时间	-	-	16	-	ms
T_A	工作温度	-	-40	-	125	°C
A	角度范围	-	0	-	360	°

Note1：瞬态噪声可根据系统滤波带宽进行配置调整。

免责声明

本公司保留不预先通知而对该产品的设计、规格和其它相关事宜做出合理调整的权利。请接洽公司的销售部门获取最新有效版本规格书。

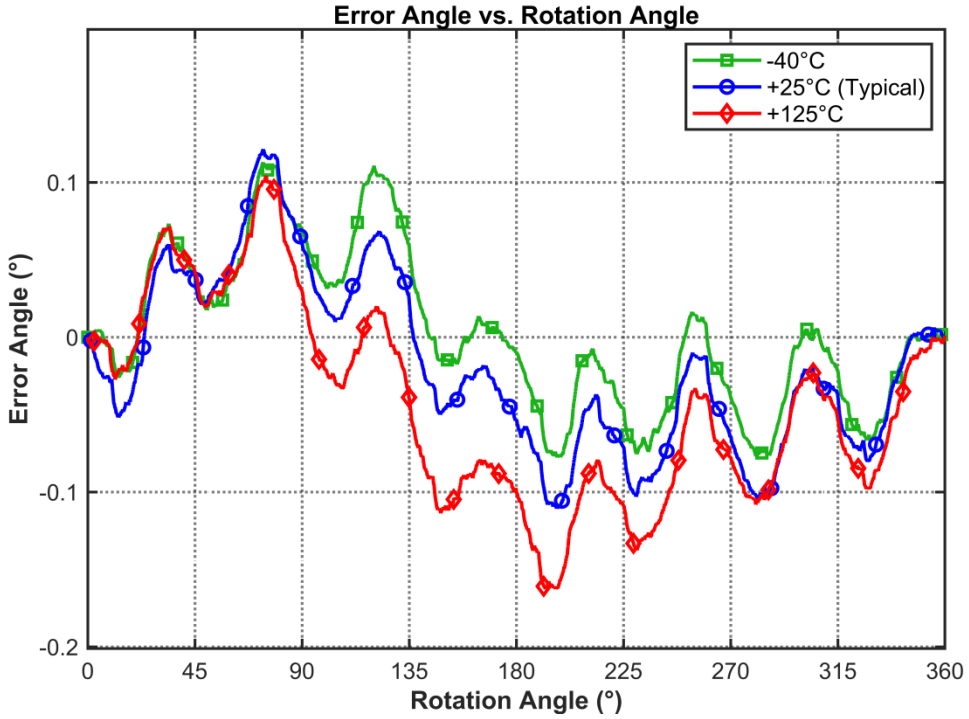


图 7：全温区精度（INL）与角度曲线（工作磁场>300Gs）

表 6. 数字 I/O 特性

参数	描述	条件	最小值	最大值	单位
t_{RO}	输出上升时间	C_{LOAD}=15pF	-	30	ns
t_{FO}	输出下降时间	C_{LOAD}=15pF	-	30	ns
V_{HSO}	数字 I/O 输出逻辑高电平	I_{OUT}=2mA	V_{DD}-0.4	-	V
V_{LSO}	数字 I/O 输出逻辑低电平	I_{OUT}=2mA	-	0.4	V
V_{HSI}	数字 I/O 输入逻辑高电平	-	0.7×V_{DD}	-	V
V_{LSI}	数字 I/O 输入逻辑低电平	-	-	0.3×V_{DD}	V

表 7. ABZ/PWM/UVW 输出模式参数

参数	描述	条件	最小值	典型值	最大值	单位
R_{AB}	AB 脉冲/圈	可配置	1	-	1024	ppr
R_{UVW}	UVW 极对数/圈	可配置	1	-	16	对
f_{PWM}	PWM 模式频率	可配置	-5%	971.1	+5%	Hz
			-5%	485.6	+5%	Hz
t_{PWM-R}	PWM 模式上升沿时间	C_{LOAD}=1nF	-	1	-	μs
t_{PWM-F}	PWM 模式下降沿时间	C_{LOAD}=1nF	-	1	-	μs

表 8. MTP 特性

参数	描述	条件	最小值	典型值	最大值	单位
V_{MTP}	读写电压	-	3.0	-	5.5	V
Memory Endurance	可擦写次数	-	-	1000	-	Cycle
Data Retention	-	@150°C	-	10	-	Year

11. 输出模式

11.1 应用参考电路

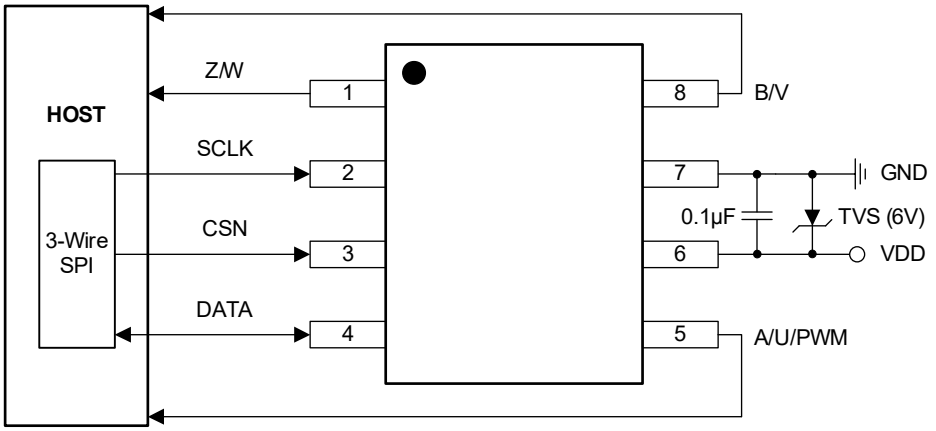


图 8：VCE2755 SOIC-8 封装在 ABZ/UVW/PWM/3-Wire SPI 模式下的参考电路图

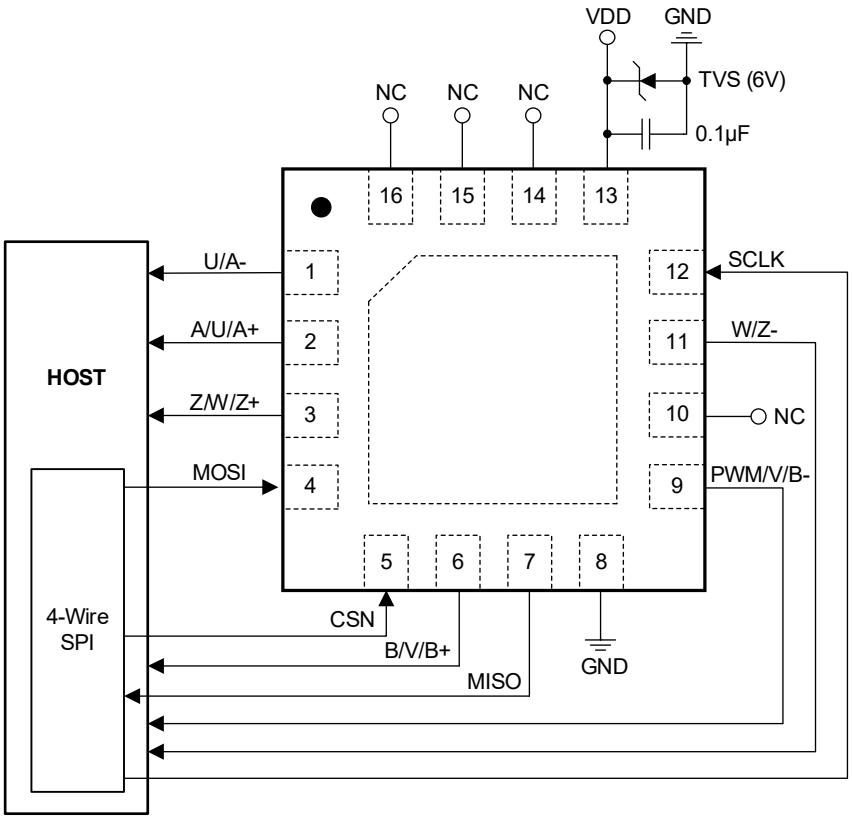


图 9：VCE2755 TQFN-3×3-16JL 封装在 ABZ/UVW/PWM/4-Wire SPI 模式下的参考电路图

11.2 ABZ 输出模式

11.2.1 正交 A、B 和零位 Z 信号

图 10 是磁铁在顺时针/逆时针旋转时，A、B、Z 输出信号示意图。磁铁顺时针旋转时（参考图 4），A 信号输出滞后 B 信号 1/4 个周期；磁铁逆时针旋转时（参考图 5），则 A 信号输出超前 B 信号 1/4 个周期。Z 信号表示角度零点位置，代表 0°，磁铁旋转一圈（360°）输出一个 Z 信号脉冲。Z 高电平宽度可以寄存器配置（见章节 16.14）为 1/2/4/8/12/16LSB，根据占空比需求进行选择。同样，Z 高电平宽度也可配置为 180°，一对 Z 高低电平输出即代表一个 360°信号输出。

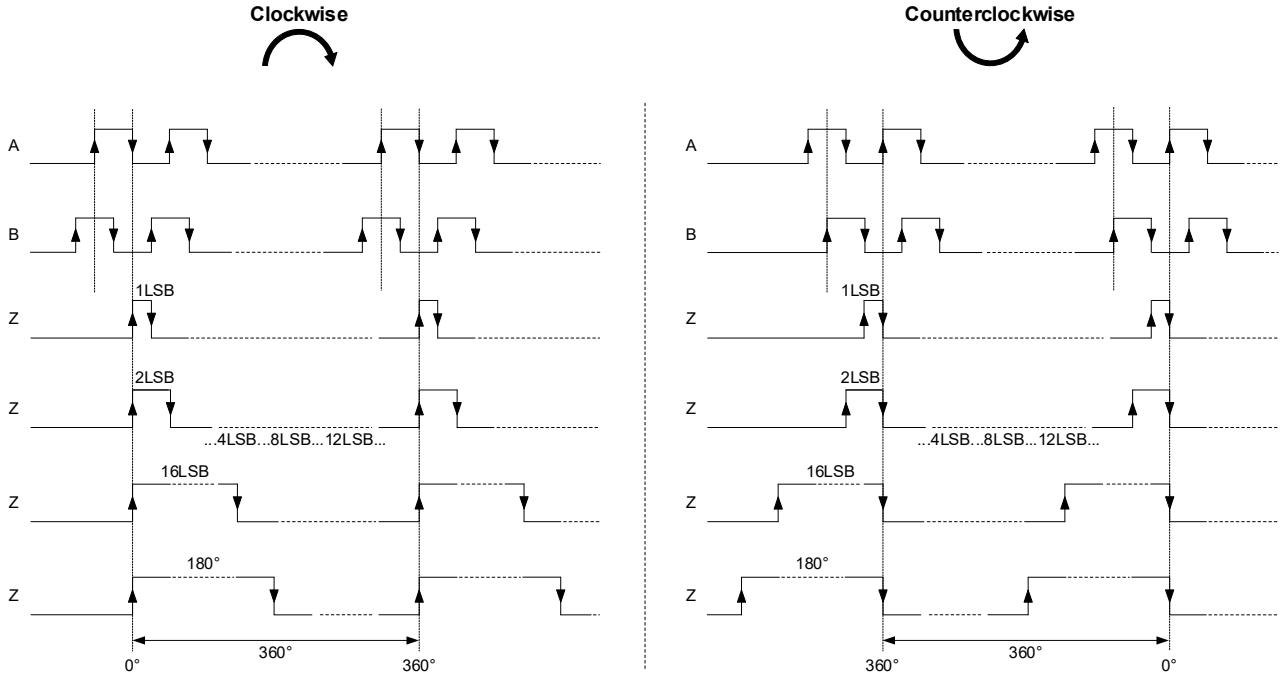


图 10：CW 模式下 ABZ 信号输出示意图（Z 脉冲宽度可选 1/2/4/8/12/16LSB/180°）

ABZ 模式的分辨率 PPR 可按需求进行配置（见章节 16.11），配置范围为 1~1024 脉冲/圈。如图 11 所示，当分辨率配置为 1024 个脉冲/圈，对应 4096 步/圈。

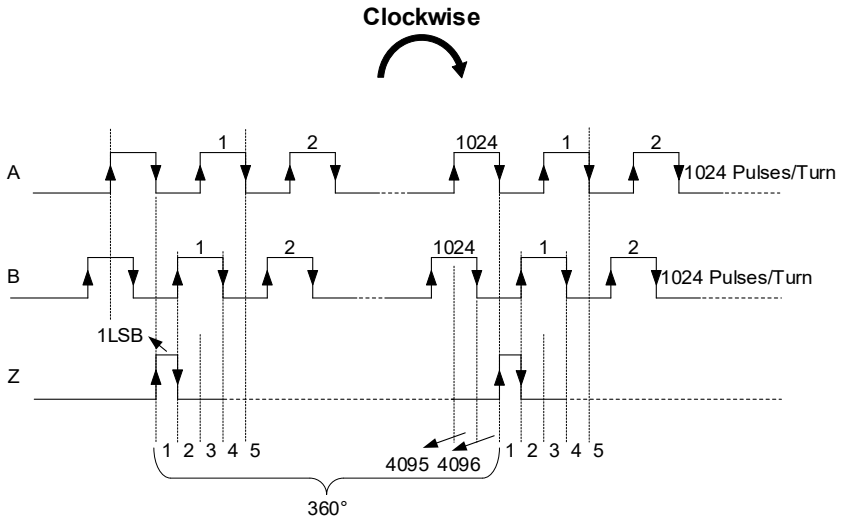


图 11：CW 模式下磁铁顺时针旋转 AB 输出分辨率为 1024 个脉冲/圈

11.2.2 ABZ 上电输出脉冲序列与上电绝对角度计算

在 ABZ 输出模式下，上电 $t_{power\text{-}up}$ 期间内输出的脉冲序列可由寄存器配置（见章节 16.7），有三种可选。出厂默认为上电脉冲序列 1。

脉冲序列 1：上电期间的标准脉冲输出，如图 12 所示；

脉冲序列 2：上电期间 Z1 脉冲从低拉高持续 5ms 后，AB 输出上电初始位置的绝对角度脉冲信号，如图 13 所示；

脉冲序列 3：上电期间 Z1 脉冲从低拉高持续 10ms 后，AB 输出上电初始位置的绝对角度脉冲信号，如图 14 所示。

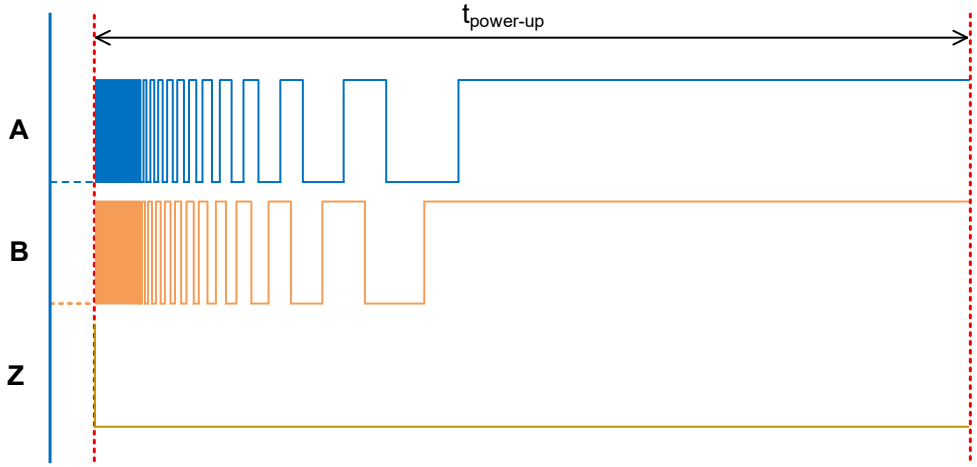


图 12：脉冲序列 1

在脉冲序列 2 和 3 中，Z 脉冲可分为 Z1 和 Z2 两个部分。Z1 的高电平持续时间为固定值，在脉冲序列 2 下为 5ms，在脉冲序列 3 下为 10ms。Z2 的高电平时间则完全取决于 ABZ 分辨率和 Z 信号宽度寄存器的配置。用户可以通过读取 Z 脉冲高电平过渡点（Z1 高电平末端，Z2 高电平起始端）后的 AB 脉冲数，计算得到上电初始位置角度（相对于芯片的零点而言），即上电绝对角度，计算公式与分辨率 PPR 及 AB 脉冲数有关（见表 9）。并且 AB 输出脉冲频率与分辨率 PPR 相关，计算公式为：频率=PPR×244.140625(Hz)。当 ABZ 分辨率设置为 1024，Z 信号宽度寄存器配置为 8 LSB 时，脉冲序列 2 和 3 的 ABZ 输出波形如图 13 和图 14 所示。

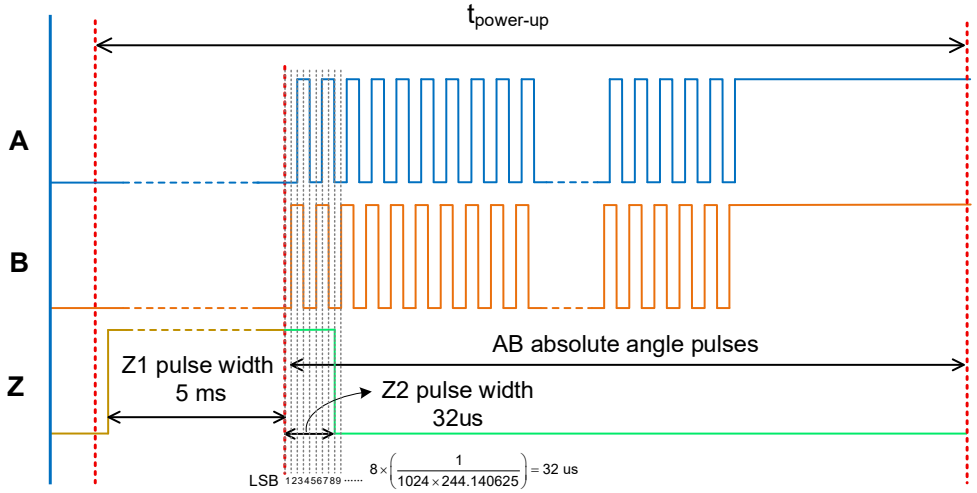


图 13：脉冲序列 2

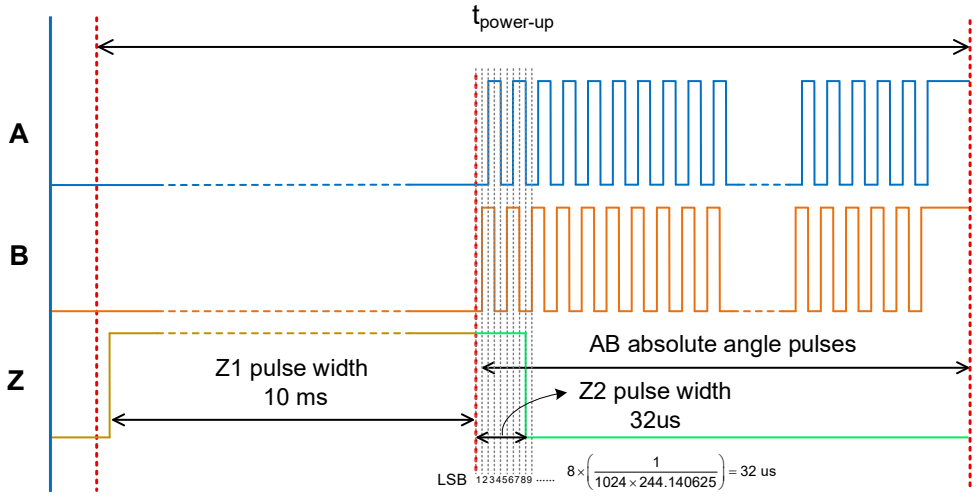


图 14：脉冲序列 3

表 9. ABZ 上电绝对角度计算说明

脉冲	角度范围	计算
B 超前于 A	0°~180°	$ANGLE = \frac{360}{PPR} \times$ 读取脉冲数
A 超前于 B	180°~360°	$ANGLE = 360 - \frac{360}{PPR} \times$ 读取脉冲数

例：PPR=1024 线，上电时的 A(B)脉冲数为 415，且 A 超前于 B，则上电绝对角度=$360 - \frac{360}{1024} \times 415 = 214.1016°$

11.2.3 ABZ 输出信号取反

通过寄存器配置 ABZ 的输出高低电平可以调换（见章节 16.8）。

11.3 UVW 模式输出

U、V、W 三相之间互相间隔 120 度的电角度，对应的机械角度取决于电机的对极数。用户可以根据需求对每一圈的 UVW 极对数进行配置选择(见章节 16.15)。图 15 是磁铁在 CW 模式(方向寄存器 DIRECTION=0)下顺时针旋转时 1 对极，2 对极的 UVW 输出信号示意图。图 16 是磁铁在 CW 模式(方向寄存器 DIRECTION=0)下顺时针旋转时 AB 分辨率 PPR=9，Z 脉宽 1LSB，UVW 3 对极，ABZ 与 UVW 输出波形图。

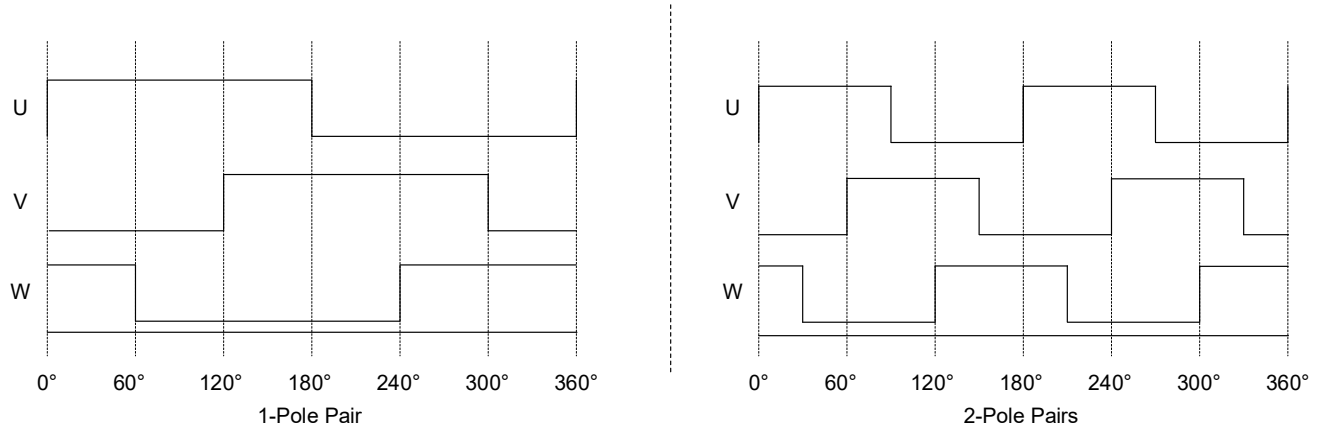


图 15：CW 模式下磁铁顺时针旋转时 1 对极、2 对极 UVW 信号输出波形

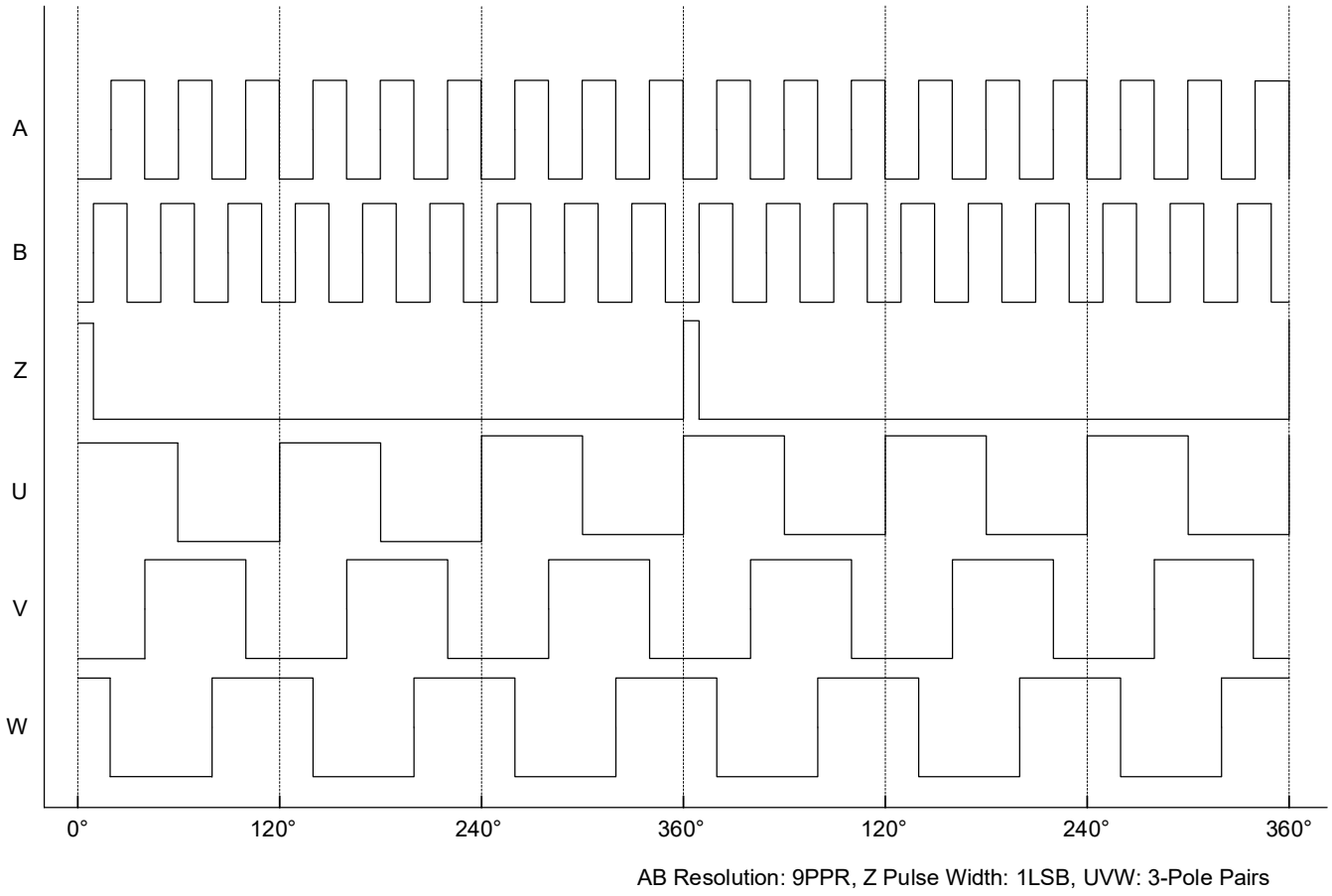


图 16：CW 模式下磁铁顺时针旋转 ABZ 与 UVW 输出波形

11.4 PWM 模式输出

PWM 输出分辨率为 12bit，PWM 整个信号周期包含 4119 个最小单位脉宽 t_U，一个最小单位脉宽 t_U 与 PWM 输出频率有关。PWM 方式默认输出频率为 971.1Hz，对应的最小单位脉宽 t_U 为 250ns，也可通过编程配置(见章节 16.9)，频率为 485.6Hz，对应的最小单位脉宽 t_U 为 500ns。

如图 17 所示，PWM 信号以 16 个连续的高电平单位脉宽 t_U 组成的高电平 t_{start} 作为开始信号，以 8 个连续低电平单位脉宽 t_U 组成的低电平 t_{END} 作为结束信号，中间的最小单位脉宽数 0~4095 对应于绝对角度 0~360°。默认的 PWM 输出频率为 971.1Hz，每一个最小单位脉宽 t_U 宽度为 250ns，代表 0.088°的绝对角度。

PWM 角度计算公式：$ANGLE=\left[4119\times\left(\frac{t_{ON}}{t_{PWM}}\right)-16\right]\times\frac{360}{4096}$

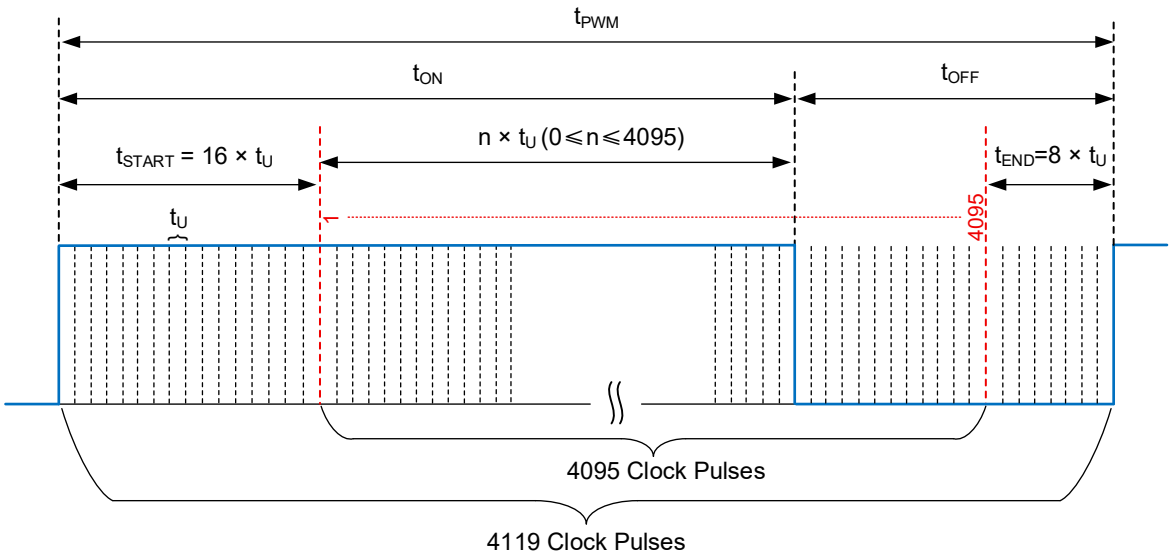


图 17：PWM 信号输出示意图

11.5 SPI 接口

VCE2755 支持三线和四线的 SPI 同步串行通信接口。传输协议采用模式 3，即 CPOL=1, CPHA=1, SCLK 空闲时是高电平，第 1 个跳变沿是下降沿，第 2 个跳变沿是上升沿，数据在上升沿时被采集。SPI 时序如图 18 所示。

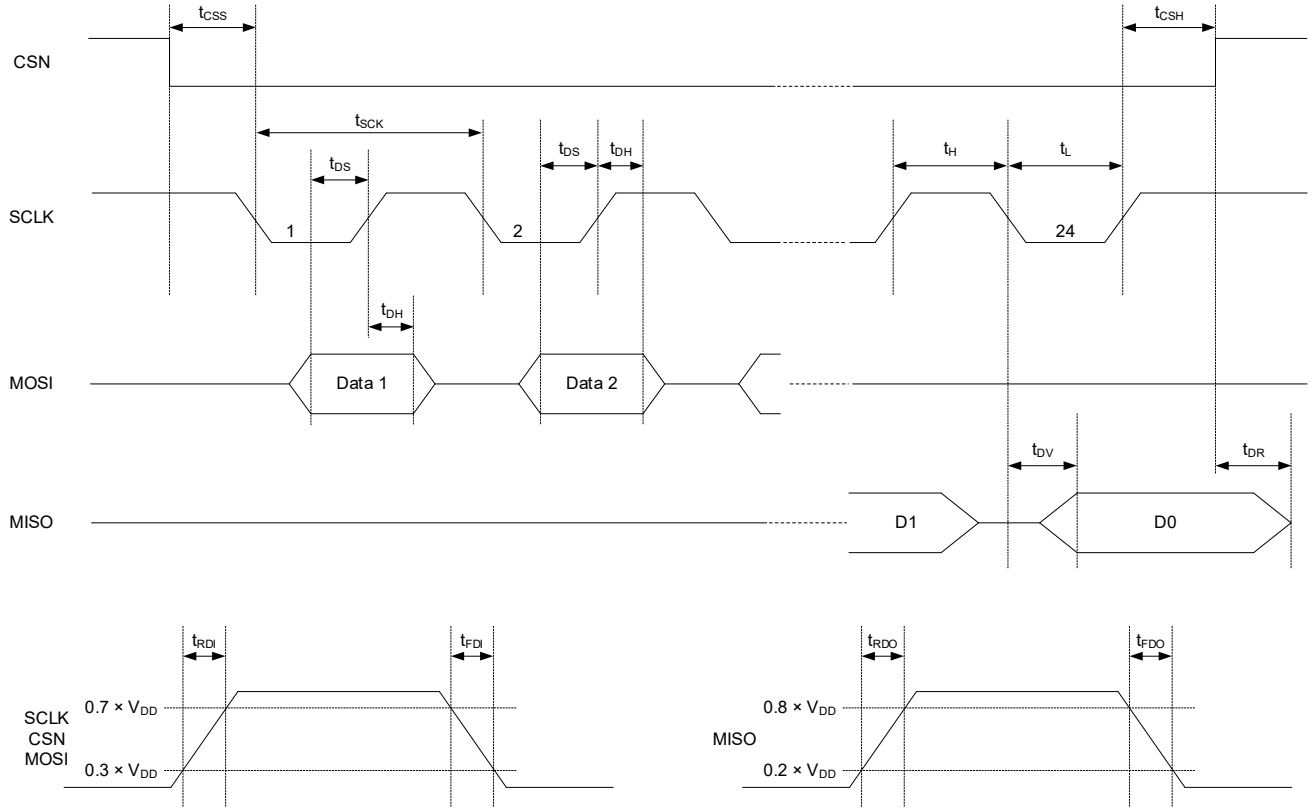


图 18：SPI 时序图

表 10. SPI 时序参数

参数	条件	最小值	典型值	最大值	单位
t_{CSS}	CSN Setup Time	100	-	-	ns
t_{CSH}	CSN Hold Time	0.5×t_{SCK}	-	-	ns
t_H	SCLK High Time	30	-	-	ns
t_L	SCLK Low Time	30	-	-	ns
t_{SCK}	SCLK Cycle Time	60	-	-	ns
t_{RDI}	Input Rise Time	-	10	-	ns
t_{FDI}	Input Fall Time	-	10	-	ns
t_{RDO}	Data Output Rise Time	-	10	-	ns
t_{FDO}	Data Output Fall Time	-	10	-	ns
t_{DS}	Data Setup Time	10	-	-	ns
t_{DH}	Data Hold Time	10	-	-	ns
t_{DV}	Data Valid Time	-	-	25	ns
t_{DR}	Data Release Time	-	-	30	ns

11.5.1 SPI 寄存器读写

SPI 通信以片选 CSN 信号下降沿触发，上升沿结束。在 SCLK 时钟信号上升沿进行数据采样，四线 SPI 应用时，MOSI 作为芯片数据输入，MISO 作为芯片数据输出；三线 SPI 应用时，DATA 既作为芯片数据输入，也作为数据输出。R/W 为 SPI 读、写操作命令，当 R/W=0 时为 SPI 写操作，当 R/W=1 时为 SPI 读操作。

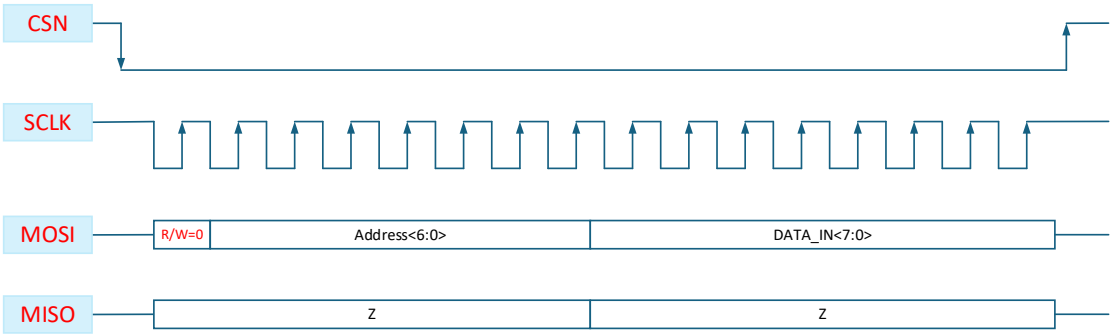


图 19：四线 SPI 写模式时序图

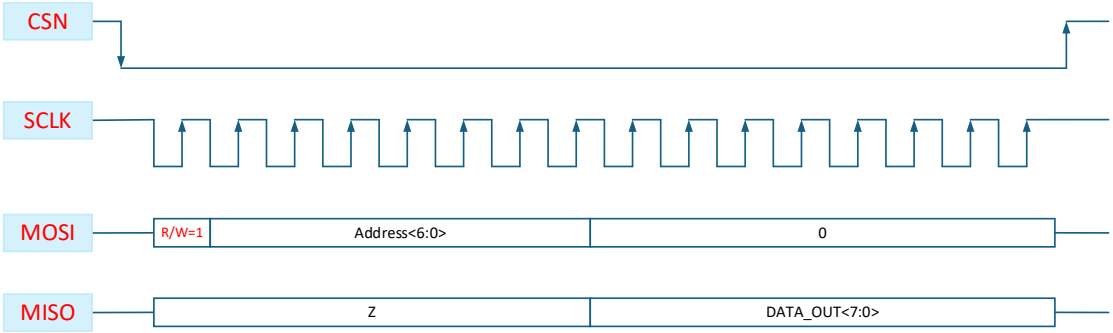


图 20：四线 SPI 读模式时序图

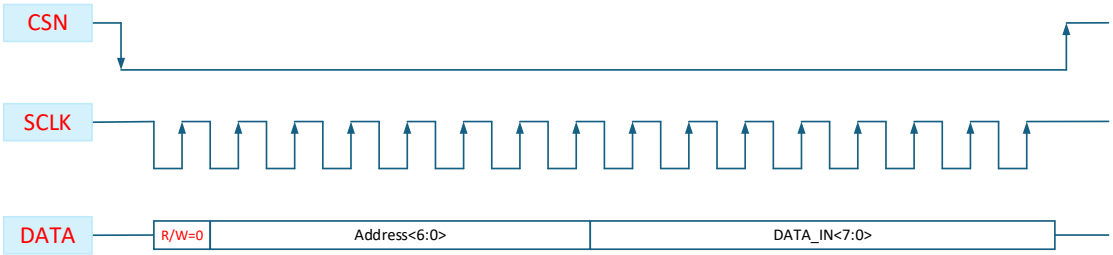


图 21：三线 SPI 写模式时序图

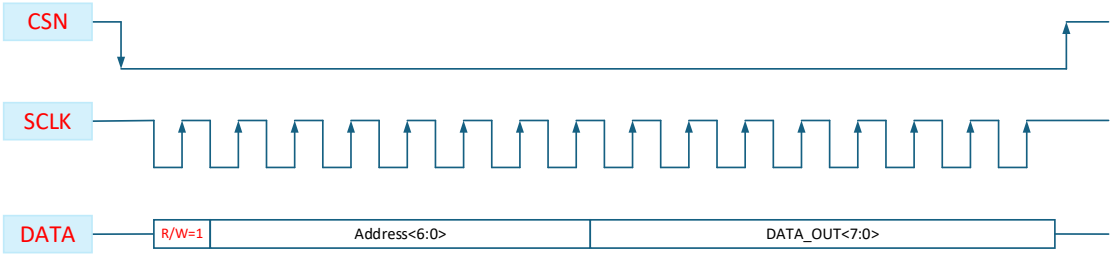


图 22：三线 SPI 读模式时序图

11.5.2 SPI 单次和连续角度读取

单次读取模式，读取一次完整的角度数据，在 CSN 拉低后，需要发送一次读取命令 0x83（R/W=1b，Address<6:0>=000 0011b），读取 0x03，0x04 和 0x05 一组寄存器数据，在一组数据读取后，CSN 拉高，读取下一组数据时，需要再次拉低 CSN，且发送读命令，四线 SPI 如图 23 所示，三线 SPI 如图 25 所示。

为了提高读取角度数据的效率，可以采用连读模式，四线 SPI 如图 24 所示，三线 SPI 如图 26 所示，在拉低 CSN 后，发送一次读取命令 0x83（R/W=1b，Address<6:0>=000 0011b），在 CSN 不拉高的情况下，会以 0x03，0x04 和 0x05 为单位循环读取数据，直到 CSN 拉高结束连续读取。采用此模式，在读取第 N 组数据的 CRC 时，锁存第 N+1 组角度数据。

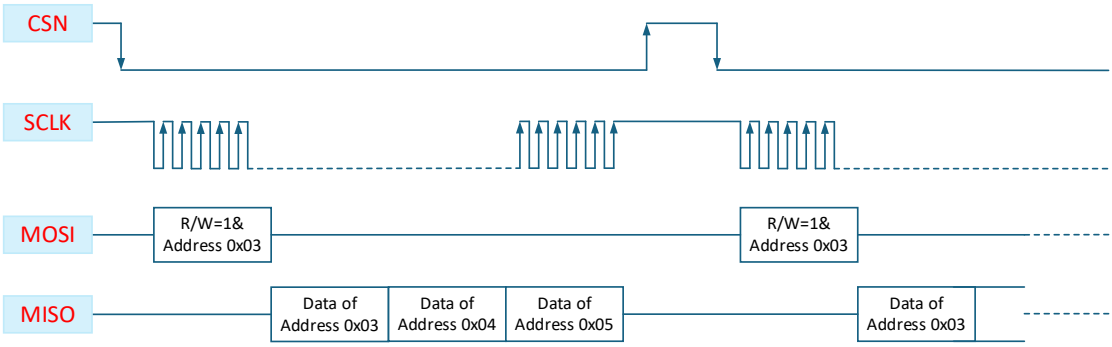


图 23：四线 SPI 单次读取时序图

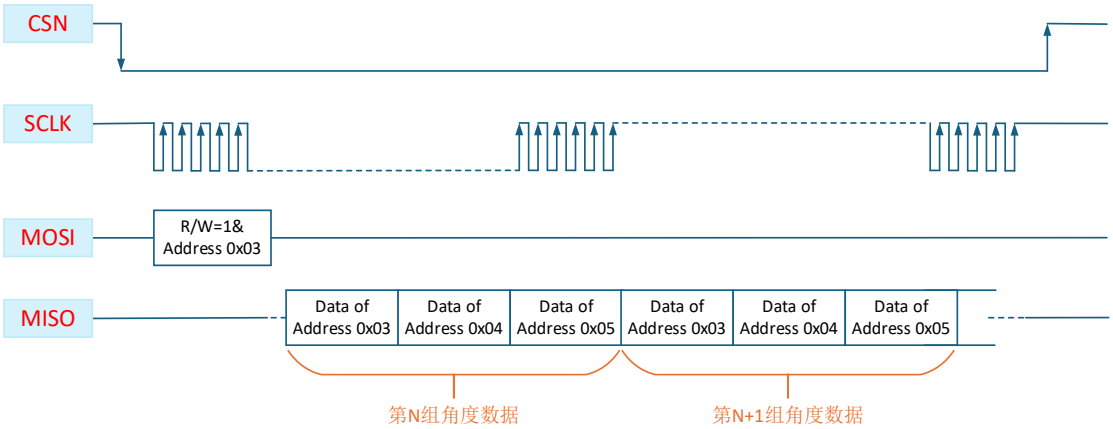


图 24：四线 SPI 连续角度读取时序图

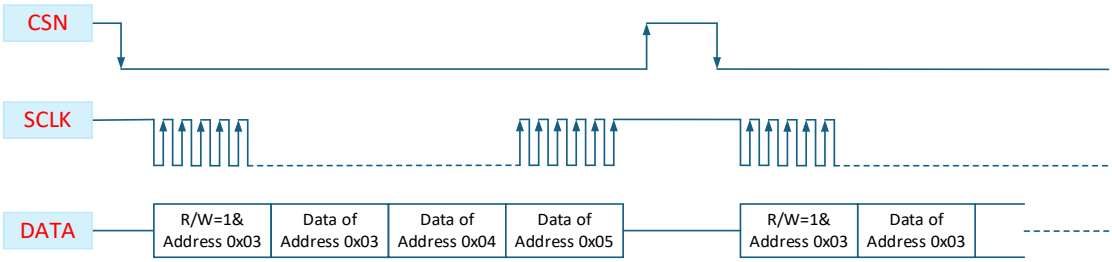


图 25：三线 SPI 单次角度读取时序图

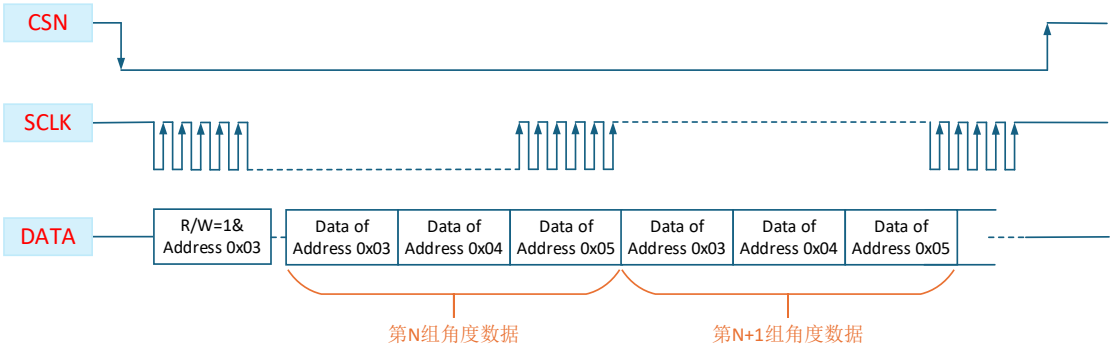


图 26：三线 SPI 连续角度读取时序图

11.5.3 SPI 角度输出

寄存器 0x03，0x04 和 0x05 存储了 18bit 角度数据（见 16.2），其中角度数据有效位数为 14bit。用户可根据获取的 18bit 角度数据，通过滤波后得到更高分辨率数据。读取的角度数据是以应用端定义的零位角度为基准的，当前角度输出 18bit ANGLE=内部产生的原始 18bit 角度（滤波器输出）- 18bit 偏移角度 ANG_OS（高 12bit 为零位寄存器 ZERO_POS[11:0]，低 6 位补零）。

角度计算公式：角度 = ANGLE(18bit) $\times \frac{360}{2^{18}}$

11.6 SSI 接口

SSI 接口时序及其时序参数见图 27 和表 11。

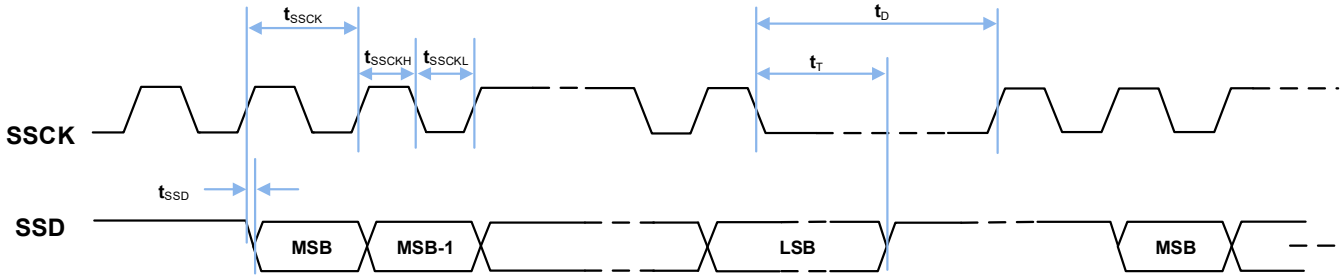


图 27：SSI 时序图

表 11. SSI 时序参数

参数	描述	最小值	最大值	单位
t_{SSD}	-	-	25	ns
t_{SSCK}	SSCK Period	0.05	16	μs
t_{SSCKL}	SSCK Low Level	0.02	8	μs
t_{SSCKH}	SSCK High Level	0.02	8	μs
t_T	Transfer Timeout (Monoflop Time)	25	-	μs
t_D	Interval Time (Wait Time for Next Data Reading)	40	-	μs

如图 28 所示，SSI 通讯以 25 个时钟为一帧数据读取，其中第一个时钟为启动信号，数据从第二个时钟开始传输，时钟下降沿时读取数据。空闲时 SSCK 为低电平，两帧数据读取之间间隔≥40μs。

一帧数据有 24bit，包含 16bit 角度数据，2bit 检测位，6bit CRC 校验位，具体如下：

- D15~D0 为 16bit 角度数据。
- S1 和 S0 为 2bit 检测位。其中 S1 位是弱磁场报警标志，S0 位是内部定义标志。
- CRC5~CRC0 为 6bit CRC，系上述 18bit 数据（16bit 角度数据+2bit 检测位）的 CRC 校验值，对应的 CRC 生成多项式为 X^6+X+1，初始值为 000000b，数据输入输出不取反。

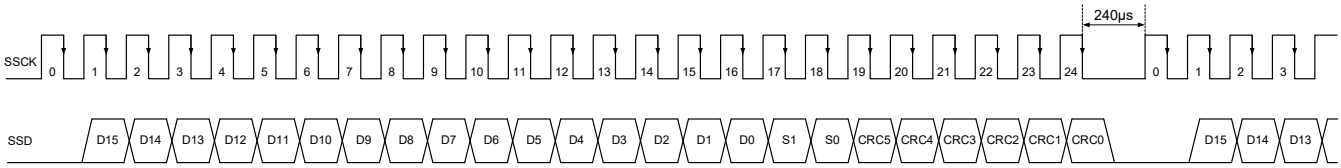


图 28：SSI 时序及数据结构图

12. 校准和补偿

VCE2755 具有自动校准的功能，是默认状态。在电机开机旋转一圈以后自动校准就把相应的参数做好收集，并且持续不断的在后台做连续的校准工作，用一种平滑的方式来更新。相应的温度及由温度带来的变化都做补偿。如果需要关掉这个功能，可以联系技术支持，在 MTP 上修改。

在高精度应用和离轴应用中，通过对拖校准，可以提供 32 段的参数来进行分段补偿，进一步提高 3-5 倍精度。具体可以在原厂的应用工程师指导下进行。

13. 角度迟滞

为了防止角度瞬态抖动，可以通过寄存器选择不同的角度迟滞来抑制抖动。（见章节 16.13）

14. 弱磁报警

在磁铁远离或脱落时，以及磁场太弱时，可以进行弱磁报警，在 VCE2755 TQFN-3×3-16JL 封装中，管脚 MGL 会拉高。VCE2755 SOIC-8 封装和 VCE2755 TQFN-3×3-16JL 封装的寄存器有标识（见章节 16.2，SMF bit）。弱磁的阈值可以根据需要配置（见章节 16.16）。默认值是 1/8，相当于磁铁远离。

15. 数字滤波

为了提高精度和消除信号噪声，可以配备不同程度的数字滤波，有四种不同程度的滤波可供选择，由寄存器配置（见章节 16.17）。

16. 寄存器描述

Reg. Addr.	Reg Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	MTP
0x00	Chip Config	Chip ID<7:0>								✓
0x03	Data Read[1]	ANGLE<17:10>								×
0x04		ANGLE<9:2>								×
0x05		ANGLE<1:0>		SMF[2]	BTE[3]	CRC[1]<3:0>				×
0x40	User Config	Reserved		ABZ_INI_DELAY<1:0>		IO_MUX<1:0>		IO_DS	SPI_3W	✓
0x41	User Config	Reserved	PWM_FREQ	Reserved					ABZ_INV	✓
0x42	User Config	Reserved		DIRECTION	Reserved					✓
0x43	User Config	Reserved						ABZ_RES[4]<9:8>		✓
0x44		ABZ_RES[4]<7:0>								✓
0x46	User Config	Reserved				ZERO_POS<11:8>				✓
0x47		ZERO_POS<7:0>								✓
0x48	User Config	HYST<2:0>			Reserved					✓
0x4A	User Config	Z_WIDTH<2:0>			Reserved					✓
0x4C	User Config	Reserved				UVW_RES<3:0>				✓
0x4D	User Config	WEAK_MAG_LVL<1:0>		BANDWIDTH<5:0>						✓

Note1：CRC0～CRC3 为 4bitCRC，系 ANGLE+SMF+BTE 共 20bit 数据的 CRC 校验值，对应的 CRC 生成多项式为 X^4+X+1，初始值=0000b，数据输入输出不取反。

Note2：弱磁场报警标志(SMF)，SMF=1 为报警，SMF=0 为正常。

Note3：内部定义标志。

Note4：每圈脉冲数 PPR=ABZ_RES[9:0]+1。

Note5：所有 Reserved 标记的寄存器均为系统内部使用，用户不可写入数据，否则将影响系统的正常运行。

16.1 Chip ID 配置（0x00<7:0>）

寄存器 Chip ID<7:0>	芯片型号
0x5A	VCE2755 SOIC-8 封装
0x5B	VCE2755 TQFN-3×3-16JL 封装

16.2 SPI 角度输出寄存器（只读）

寄存器地址	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0x03	ANGLE[1]<17:10>							
0x04	ANGLE[1]<9:2>							
0x05	ANGLE[1]<1:0>		SMF[2]	BTE	CRC<3:0>			

Note1：当前角度输出 18bit ANGLE=内部产生的原始 18bit 角度（滤波器输出）-18bit 偏移角度 ANG_OS（高 12bit 为零位寄存器 ZERO_POS[11:0]，低 6 位补零）。

Note2：弱磁场报警标志(SMF)，SMF=1 为报警，SMF=0 为正常。

16.3 VCE2755 TQFN-3×3-16JL 封装 SPI 类型寄存器（0x40<0>）

寄存器 SPI_3W[1]	SPI 接口
0	四线接口
1	三线接口

Note1：VCE2755 TQFN-3×3-16JL 封装的 SPI 接口出厂默认为四线接口，而 SOIC-8 封装的 SPI 接口不可配置，仅支持三线接口。

16.4 IO 驱动配置寄存器（0x40<1>）

寄存器 IO_DS	IO 驱动配置 [1]
0	IO 驱动能力 2mA
1	IO 驱动能力 4mA

Note1：出厂默认 2mA。

16.5 VCE2755 TQFN-3×3-16JL 封装复用输出模式配置寄存器（0x40<3:2>）

寄存器 IO_MUX<1:0>	I/O 输出模式配置
00	复用模式 1（ABZ/PWM/SSI/SPI）
01	复用模式 2（UVW/PWM/SSI/SPI）
10	复用模式 3（ABZ/UVW/SPI）
11	复用模式 4（差分 ABZ/SPI）

16.6 VCE2755 SOIC-8 封装复用输出模式配置寄存器（0x40<3:2>）

寄存器 IO_MUX<1:0>	I/O 输出模式配置
00	复用模式 1（ABZ/SPI）
01	复用模式 2（UVW/SPI）
10	复用模式 3（PWM/SPI）

16.7 上电后 ABZ 输出波形状态配置寄存器（0x40<5:4>）

寄存器 ABZ_INI_DELAY<1:0>	ABZ 上电输出模式
00	脉冲序列 1（上电期间的标准脉冲输出）
01	脉冲序列 2（上电期间 Z1 脉冲从低拉高持续 5ms 后，AB 输出上电初始位置的绝对角度脉冲信号）
11	脉冲序列 3（上电期间 Z1 脉冲从低拉高持续 10ms 后，AB 输出上电初始位置的绝对角度脉冲信号）

16.8 ABZ 取反配置寄存器（0x41<0>）

寄存器 ABZ_INV	ABZ 极性
0	ABZ 信号极性保持不变
1	ABZ 信号极性取反

16.9 PWM 模式寄存器（0x41<6>）

寄存器 PWM_FREQ	PWM 频率	最小单位脉宽
0	971.1Hz	250ns
1	485.6Hz	500ns

16.10 转动方向寄存器（0x42<5>）

寄存器 DIRECTION	转动方向	说明
0	CW	磁铁在芯片上方顺时针旋转（B 超前 A 1/4 周期），角度递增(如图 4) 磁铁在芯片上方逆时针旋转（B 滞后 A 1/4 周期），角度递减(如图 5)
1	CCW	磁铁在芯片上方逆时针旋转（B 超前 A 1/4 周期），角度递增 磁铁在芯片上方顺时针旋转（B 滞后 A 1/4 周期），角度递减

16.11 ABZ 模式分辨率配置寄存器（0x43<1:0>；0x44<7:0>）

寄存器 ABZ_RES<9:0>	分辨率
PPR=ABZ_RES+1	10bit AB 信号分辨率配置

16.12 零位寄存器（0x46<3:0>；0x47<7:0>）

寄存器 ZERO_POS<11:0>	零角度位置
12bit 角度数据	应用定义的零点角度

16.13 角度迟滞寄存器（0x48<7:5>）

寄存器 HYST<2:0>	迟滞角度
000	0°
001	0.011°
010	0.022°
011	0.044°
100	0.066°
101	0.088°
110	0.132°
111	0.176°

16.14 ABZ 模式 Z 信号宽度寄存器（0x4A<7:5>）

寄存器 Z_WIDTH<2:0>	宽度（LSB 或度）	寄存器 Z_WIDTH<2:0>	宽度（LSB 或度）
000	1	100	12
001	2	101	16
010	4	110	180°
011	8	111	1

16.15 UVW 模式极对数寄存器（0x4C<3:0>）

寄存器 UVW_RES<3:0>	UVW 极对数	寄存器 UVW_RES<3:0>	UVW 极对数
0000	1	1000	9
0001	2	1001	10
0010	3	1010	11
0011	4	1011	12
0100	5	1100	13
0101	6	1101	14
0110	7	1110	15
0111	8	1111	16

16.16 弱磁报警阈值寄存器（0x4D<7:6>）

寄存器 WEAK_MAG_LVL<1:0>	弱磁报警阈值 [1]
00	1/8
01	1/2
10	1/4
11	禁用

Note1：ADC 输出信号范围占满量程的比例值，当比值小于设定阈值时，系统输出弱磁报警。

16.17 数字滤波器带宽寄存器（0x4D<5:0>）

寄存器 BANDWIDTH<5:0>	数字滤波器带宽
01 1001	带宽=BW0×8
10 0011	带宽=BW0×4
10 1101	带宽=BW0×2
11 0111	带宽=BW0

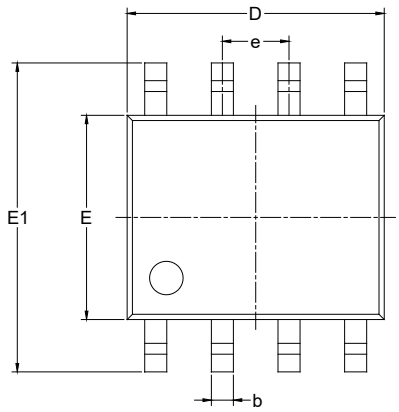
目 录

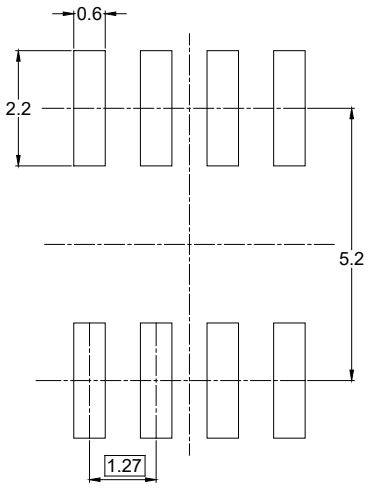
1. 产品概述 1
2. 关键特性 1
3. 应用领域 1
4. 封装/订购信息 2
5. 管脚定义 3
5.1 VCE2755 SOIC-8 封装管脚定义 3
5.2 VCE2755 TQFN-3×3-16JL 封装管脚定义 4
6. 磁铁环境要求 5
7. 旋转方向定义及输出信号 6
8. 功能框图 8
9. 极限参数 9
10. 性能参数 9
11. 输出模式 11
11.1 应用参考电路 11
11.2 ABZ 输出模式 12
11.2.1 正交 A、B 和零位 Z 信号 12
11.2.2 ABZ 上电输出脉冲序列与上电绝对角度计算 13
11.2.3 ABZ 输出信号取反 14
11.3 UVW 模式输出 15
11.4 PWM 模式输出 16
11.5 SPI 接口 17
11.5.1 SPI 寄存器读写 18
11.5.2 SPI 单次和连续角度读取 19
11.5.3 SPI 角度输出 20
11.6 SSI 接口 20
12. 校准和补偿 21
13. 角度迟滞 21
14. 弱磁报警 21
15. 数字滤波 21
16. 寄存器描述 22
16.1 Chip ID 配置（0x00<7:0>） 22
16.2 SPI 角度输出寄存器（只读） 22
16.3 VCE2755 TQFN-3×3-16JL 封装 SPI 类型寄存器（0x40<0>） 23
16.4 IO 驱动配置寄存器（0x40<1>） 23
16.5 VCE2755 TQFN-3×3-16JL 封装复用输出模式配置寄存器（0x40<3:2>） 23
16.6 VCE2755 SOIC-8 封装复用输出模式配置寄存器（0x40<3:2>） 23
16.7 上电后 ABZ 输出波形状态配置寄存器（0x40<5:4>） 23
16.8 ABZ 取反配置寄存器（0x41<0>） 24
16.9 PWM 模式寄存器（0x41<6>） 24
16.10 转动方向寄存器（0x42<5>） 24
16.11 ABZ 模式分辨率配置寄存器（0x43<1:0>；0x44<7:0>） 24
16.12 零位寄存器（0x46<3:0>；0x47<7:0>） 24
16.13 角度迟滞寄存器（0x48<7:5>） 24

16.14 ABZ 模式 Z 信号宽度寄存器（0x4A<7:5>）.....25
16.15 UVW 模式极对数寄存器（0x4C<3:0>）.....25
16.16 弱磁报警阈值寄存器（0x4D<7:6>）.....25
16.17 数字滤波器带宽寄存器（0x4D<5:0>）.....25

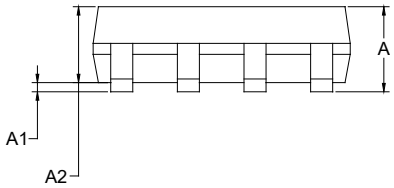
PACKAGE OUTLINE DIMENSIONS

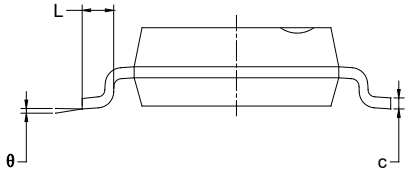
SOIC-8





RECOMMENDED LAND PATTERN (Unit: mm)



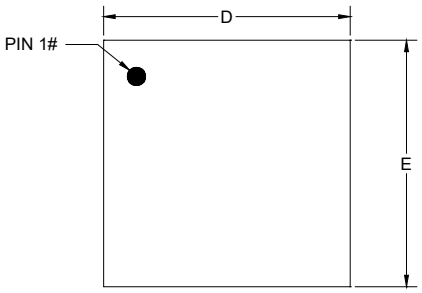


Symbol	Dimensions In Millimeters		Dimensions In Inches	
	MIN	MAX	MIN	MAX
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.27 BSC		0.050 BSC	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

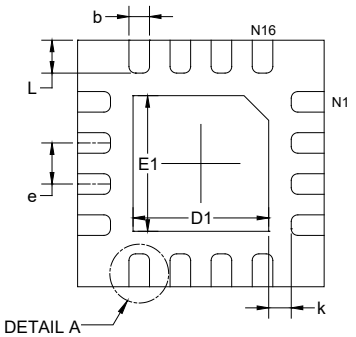
NOTES:
1. Body dimensions do not include mode flash or protrusion.
2. This drawing is subject to change without notice.

PACKAGE OUTLINE DIMENSIONS

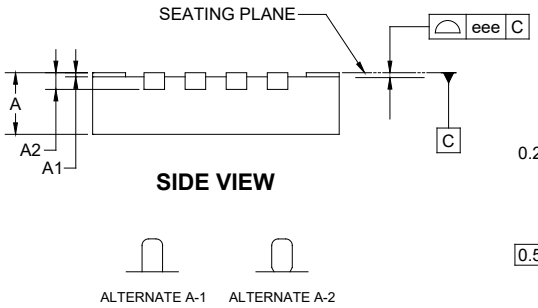
TQFN-3×3-16JL



TOP VIEW

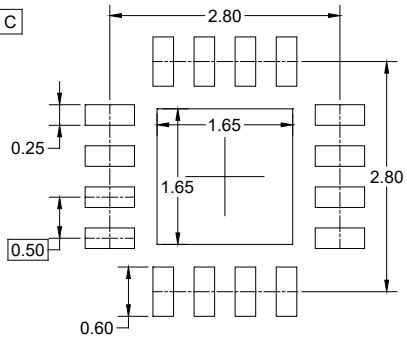


BOTTOM VIEW



SIDE VIEW

DETAIL A
ALTERNATE TERMINAL CONSTRUCTION



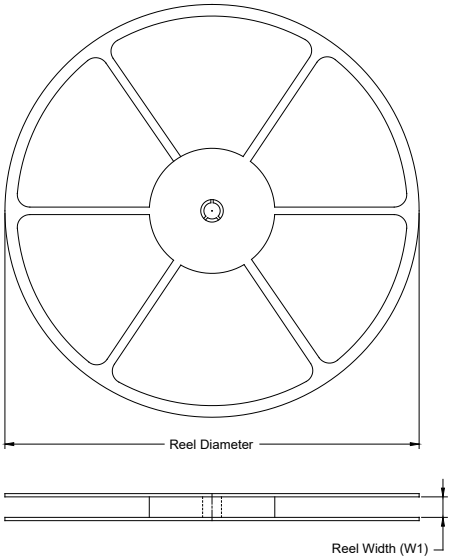
RECOMMENDED LAND PATTERN (Unit: mm)

Symbol	Dimensions In Millimeters		
	MIN	NOM	MAX
A	0.700	-	0.800
A1	0.000	-	0.050
A2	0.203 REF		
b	0.200	-	0.300
D	2.900	-	3.100
D1	1.550	-	1.750
E	2.900	-	3.100
E1	1.550	-	1.750
e	0.500 BSC		
k	0.275 REF		
L	0.300	-	0.500
eee	0.080		

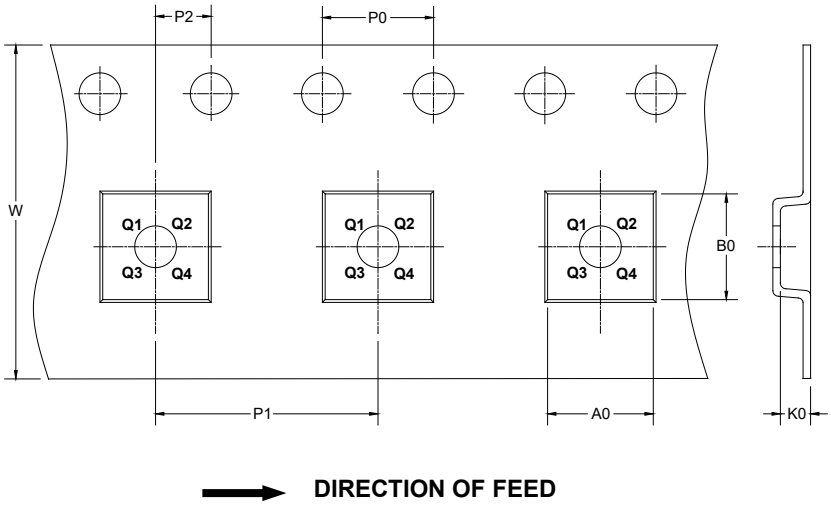
NOTE: This drawing is subject to change without notice.

TAPE AND REEL INFORMATION

REEL DIMENSIONS



TAPE DIMENSIONS



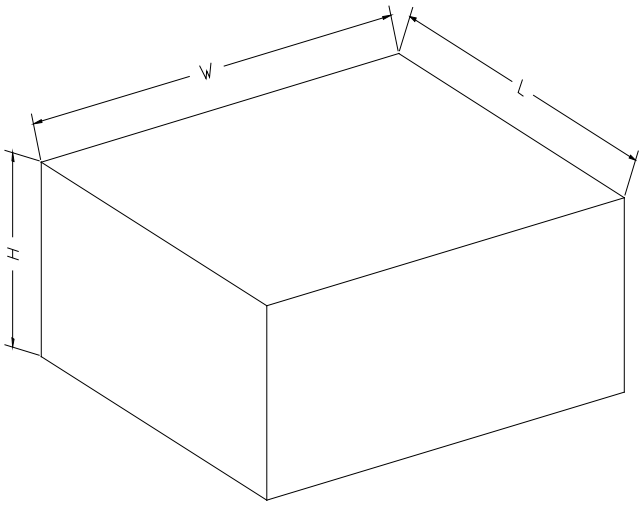
NOTE: The picture is only for reference. Please make the object as the standard.

KEY PARAMETER LIST OF TAPE AND REEL

Package Type	Reel Diameter	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P0 (mm)	P1 (mm)	P2 (mm)	W (mm)	Pin1 Quadrant
SOIC-8	13"	12.4	6.40	5.40	2.10	4.0	8.0	2.0	12.0	Q1
TQFN-3×3-16JL	13"	12.4	3.35	3.35	1.10	4.0	8.0	2.0	12.0	Q1

DD0001

CARTON BOX DIMENSIONS



NOTE: The picture is only for reference. Please make the object as the standard.

KEY PARAMETER LIST OF CARTON BOX

Reel Type	Length (mm)	Width (mm)	Height (mm)	Pizza/Carton
13″	386	280	370	5

DD0002